

Technologie Roadmap

	Aktuell	2019	2020
Minimale LP-Dicke	0,5mm	0,5mm	0,5mm
Maximale LP-Dicke	4,0mm	4,0mm	4,0mm
Maximale Lagenzahl	12	>12	>12
Minimale Kerndicke	50µm	50µm	25µm
Minimale Kupferkaschierung	9µm	9µm	5µm
Maximale Kupferkaschierung	210µm	210µm	210µm
Minimale Leiterzugbreite	80µm	70µm	50µm
Minimaler Leiterzugabstand	80µm	70µm	50µm
Minimaler Bohrdurchmesser Vias	150µm	150µm	150µm
Maximales Aspektverhältnis	12:1	12:1	12:1
Minimaler Bohrdurchmesser Blind Vias mechanisch	120µm	120µm	120µm
Blind Vias Lasertechnologie	100µm	80µm	80µm
Maximales Aspektverhältnis Blind Vias	1:1	1:1	1:1
Buried Vias	P	P	P
Plugging von Vias	P	P	P
Viafill-Technologie für Blind Vias (Copperfilling)	P	P	P
Lötstoplack	Halogenfrei	Halogenfrei	Halogenfrei
Minimaler Lötstoplacksteg	80µm	80µm	50µm
Oberflächen	Chem. Ni / Au Chem. Sn HAL Bleifrei Galv. Ni / Au Galv. Ag Chem. Ag OSP	Chem. Ni / Au Chem. Ni / Pd / Au Chem. Pd / Au Chem. Sn HAL Bleifrei Galv. Ni / Au Galv. Ag Chem. Ag OSP	Chem. Ni / Au Chem. Ni / Pd / Au Chem. Pd / Au Chem. Sn HAL Bleifrei Galv. Ni / Au Galv. Ag Chem. Ag OSP
Semiflex Leiterplatten	P	P	P
Impedanzkontrollierte Leiterplatten	P	P	P
Metallisierte Tiefenfräsungen zur Einbettung von Komponenten	P	P	P
Serialisierung von Leiterplatten	--	--	P
Einsatz von Hochfrequenz-Materialien	--	P	P
Lötstoplack im Digitaldruck	--	--	P
Induktivitätsprüfung bei Spulen	--	P	P